

4. Жилияков Е.Г., Белов С.П. и Урсол Д.В. Метод оптимальной передачи информации в режиме частотного уплотнения. – "Вопросы радиоэлектроники", сер. ЭВТ, 2010, вып. 1, с.146-155.

*Статья поступила 12.10.2010*

**Д.т.н., проф. Н.И. Корсунов, к.т.н. В.В. Муромцев (БелГУ)**

**N.I. Korsunov, V.V. Muromtsev**

**ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ДЛЯ РЕАЛИЗАЦИИ  
АЛГОРИТМОВ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ  
НА БАЗЕ ОЦЕНОЧНОГО КОМПЛЕКТА ADSP-21262 EZ-KIT LITE**

**SOFTWARE FOR IMPLEMENTATION DIGITAL SIGNAL  
PROCESSING ALGORITHMS BASED EVALUATION  
KIT ADSP-21262 EZ-KIT LITE**

*Рассмотрены особенности программного обеспечения, разработанного для упрощения исследования и реализации алгоритмов цифровой обработки звуковых сигналов на базе оценочного комплекта ADSP-21262 EZ-KIT Lite, включающего цифровой сигнальный процессор ADSP-21262 SHARC. Программное обеспечение разработано в среде VisualDSP ++ и LabVIEW*

*Key words: Digital signal processing, Digital signal processor, ADSP-21262 EZ-KIT Lite, ADSP-21262 SHARC, VisualDSP ++, LabVIEW*

## **Введение**

Для аппаратной реализации алгоритмов цифровой обработки сигналов (ЦОС) широко используются цифровые сигнальные процессоры (ЦСП). При создании устройств, осуществляющих ЦОС, разработчики часто используют оценочные комплекты, которые включают оценочную плату с целевым ЦСП, необходимые отладочные средства и программное обеспечение (ПО). В ряде случаев использование оценочных комплектов позволяет создать прототип устройства без каких-либо доработок оценочных плат. Но, несмотря на это, процессы аппаратной реализации алгоритмов ЦОС и, особенно, процессы их исследования и модификации могут затягиваться на длительный срок. Часто это связано с тем, что отладочные

средства не в полной мере удовлетворяют особенностям конкретного алгоритма ЦОС.

В статье рассматривается ПО, позволяющее ускорить процесс исследования и реализации алгоритмов цифровой обработки звуковых сигналов на базе оценочного комплекта ADSP-21262 EZ-KIT Lite [1], включающего ЦСП ADSP-21262 SHARC, компании Analog Devices.

### **1. Характеристика и технология использования ПО**

Разработанное ПО состоит из типового проекта VisualDSP++5.0 for SHARC Processors и библиотеки модулей LabVIEW, использование которых позволяет быстро создать отладочную среду на персональном компьютере (ПК), наиболее полно отвечающую требованиям конкретного алгоритма ЦОС. Детально ознакомиться с VisualDSP++ и LabVIEW можно на сайтах компаний Analog Devices и National Instruments, производящих эти системы.

Программа для ADSP-21262 EZ-KIT Lite создается в среде VisualDSP++ на базе типового проекта. В типовом проекте реализована программа, работа которой заключается в выполнении в реальном времени последовательности тактов. Каждый такт состоит из следующих действий:

1. Прием  $N$  чисел с аналого-цифрового преобразователя (АЦП), входящего в состав кодека AD1835, поступающих с интервалом  $1/f$  с., где  $f$  - частота дискретизации, которая может принимать следующие значения: 96, 48, 32, 16, 8, 4 КГц.

2. Обработка данных, принятых с АЦП на предыдущем такте.

3. Передача обработанных на предыдущем такте данных на цифро-аналоговый преобразователь (ЦАП) кодека AD1835.

Перечисленные действия выполняются параллельно [2]. Для этого организован циклический буфер, состоящий из трех сегментов *Sinp*, *Sout*, *Sproc*, каждый из которых состоит из  $N$  ячеек. Данные сегмента *Sout* передаются на ЦАП, данные сегмента *Sproc* обрабатываются, а сегмент *Sinp* заполняется данными с АЦП. При переходе на новый такт работы осуществляется циклический сдвиг сегментов.

Функция, осуществляющая обработку данных, принятых с АЦП, в типовом проекте не имеет реализации. Параметром функ-

ции является сегмент *Sproc*. В процессе обработки данных анализируется превышение времени ( $t > N/f.c.$ ) и выход за пределы разрядной сетки. Также реализована обработка прерываний от кнопок, расположенных на плате ADSP-21262 EZ-KIT Lite. С помощью кнопок можно активировать запись анализируемых данных (отладочной информации) в память оценочной платы и передачу записанных данных в ПК.

Технология создания программы для ЦСП в среде VisualDSP++ на базе типового проекта состоит в следующем:

1. Задать частоту дискретизации и длину сегмента  $N$ .
2. Описать анализируемые данные.
3. Реализовать тело функции, в которой осуществляется

ЦОС. Для реализации функции может использоваться язык C или ассемблер целевого процессора.

4. Выполнить компиляцию программы в среде VisualDSP++ и запустить ее на оценочной плате.

Пункт 2 выполняется только в том случае, когда отладочных средств VisualDSP++ недостаточно. Такая ситуация может возникнуть тогда, когда для отладки алгоритма ЦОС требуется анализировать данные на нескольких тактах работы. Памяти ЦСП обычно хватает только для сохранения данных, требующихся для выполнения текущего такта. Поэтому для сохранения отладочной информации необходимо использовать память, расположенную на оценочной плате. Обычно такая информация имеет значительный объем и анализ её средствами VisualDSP++ затруднен. Трудности обусловлены необходимостью разграничения отдельных единиц информации, сложностью графического отображения информации в требуемом виде и др. Для преодоления этих проблем предусмотрены программные средства, с помощью которых выполняются следующие действия:

- описание анализируемых данных, т.е. данных которые записываются в SRAM память оценочной платы во время работы алгоритма ЦОС;
- передача анализируемых данных из памяти оценочной платы в ПК по интерфейсу USB и сохранение их в файле заданного формата;
- считывание данных из файла в среде LabVIEW для их представления в удобной форме и анализа средствами LabVIEW.

Для описания анализируемых данных необходимо в типовом проекте VisualDSP++ объявить соответствующие глобальные переменные и создать функции *write1* и *write2*. Функция *write1* записывает данные в память оценочной платы, которые не меняются в зависимости от такта работы. Данная функция вызывается один раз после активации записи анализируемых данных. Функция *write2* записывает данные, которые меняются в процессе работы. Данная функция вызывается на каждом такте после активации записи. Окончание записи происходит при заполнении заданного объема памяти или при активации процесса передачи записанной информации в ПК. Для создания функций *write1* и *write2* не требуется знаний архитектуры процессора и особенностей оценочной платы. Программный код функций представляет собой последовательность вызовов функции *write\_block* (*<указатель на записываемые данные>*, *<размер данных>*), реализованной в типовом проекте.

Данные, переданные в ПК, записываются в файл. Этот файл может быть загружен в LabVIEW., для чего разработана библиотека функциональных блоков LabVIEW. Анализ записанных данных осуществляется средствами LabVIEW.

Таким образом, использование типового проекта VisualDSP++ и библиотеки LabVIEW избавляет от необходимости глубокого изучения аппаратных средств и низкоуровневого программирования. Для того, чтобы достаточно быстро реализовать алгоритм ЦОС на базе оценочного комплекта ADSP-21262 EZ-KIT Lite, создать инструмент для его исследования и отладочные средства, учитывающие его специфику, разработчику достаточно знать основы языка C, основы языка графического программирования G и иметь минимальные навыки работы в средах VisualDSP++ и LabVIEW.

## **2. Опыт использования ПО**

Рассмотренное ПО использовалось при аппаратной реализации и исследовании алгоритмов обработки звуковых сигналов, разработанных сотрудниками факультета компьютерных наук и телекоммуникаций БелГУ. Алгоритмы реализовывались на базе оценочного комплекта ADSP-21262 EZ-KIT Lite путем доработки рассмотренного типового проекта VisualDSP++. Данные алгоритмы и особенности их реализации в рамках этой статьи не рассматриваются.

Отметим только то, что для исследования и совершенствования алгоритмов требовалось анализировать большие объемы различной информации на различных тактах работы алгоритмов. Например, при разработке алгоритмов обработки речи в слуховых аппаратах требуется анализировать аудиограмму, характеризующую нарушение слуха, амплитуду и энергии входных и выходных сигналов и др. Выполнить подобный анализ средствами VisualDSP++ крайне затруднительно. Поэтому была разработана программа LabVIEW, интерфейс которой представлен на рис. 1.

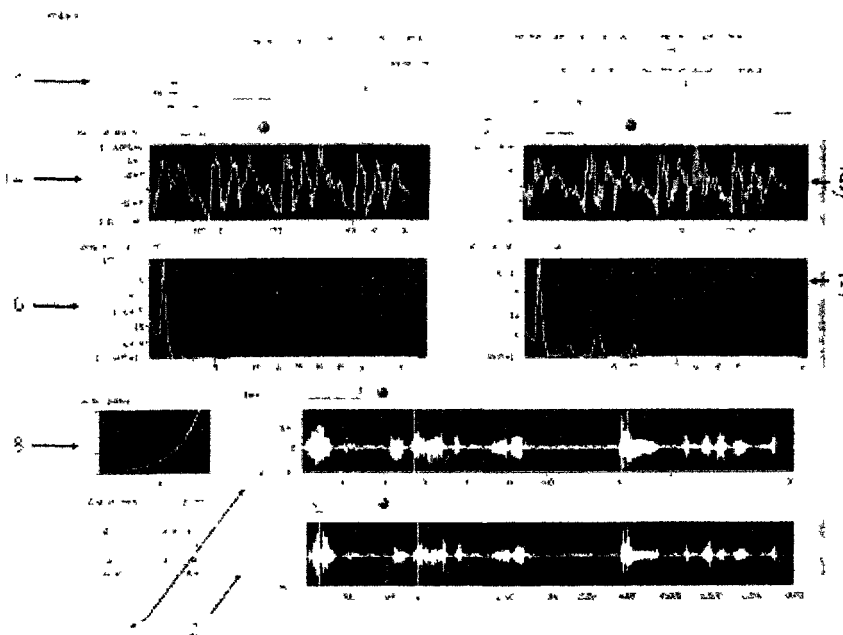


Рис 1  
Интерфейс отладочной программы

Программа позволяет загрузить файл с анализируемыми данными и отобразить эти данные в удобном виде. Можно анализировать входные и выходные сигналы. Входной сигнал отображается на графике 1, выходной – на графике 2. Также можно выбрать номер информационного блока, т.е. информацию, записанную на определенном такте работы алгоритма, и просмотреть ее. Выбор блока осуществляется с помощью элемента 3. Для выбранного блока отображаются

## ПРИКЛАДНЫЕ ПРОБЛЕМЫ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ

графики входного (4) и выходного (5) сигналов, а также соответствующие графики энергий (6,7). Используемая при обработке сигнала аудиограмма отображается на графике 8. Кроме просмотра графической информации программа позволяет прослушивать входные и выходные сигналы с помощью аппаратных средств ПК. Можно прослушивать любую часть сигнала, выделенную с помощью курсоров на графиках 1 или 2 или сигналы выбранного блока. Также программа рассчитывает и отображает числовую информацию, полезную для отладки алгоритмов.

### **Вывод**

Рассмотренное ПО позволяет избавиться от программирования на низком уровне при аппаратной реализации алгоритмов ЦОС на базе оценочного комплекта ADSP-21262 EZ-KIT Lite и быстро создавать отладочную среду, учитывающую особенности конкретного алгоритма.

*Работа выполнена при поддержке ФЦП «Научные и научно-педагогические кадры для инновационной России» на 2009-2013 годы, гос. контракт № 14.740.11.0390.*

### **Литература**

1. ADSP-21262 EZ-KIT Lite. Evaluation System Manual [Electronic resource]/ Analog Devices. - Revision 3.0, August 2006 Part Number 82-000800-01. - Mode of access: [http://www.analog.com/static/imported-files/eval\\_kit\\_manuals/488380715ADSP\\_21262\\_EZ\\_KIT\\_Lite\\_Manual\\_Rev\\_3.0.pdf](http://www.analog.com/static/imported-files/eval_kit_manuals/488380715ADSP_21262_EZ_KIT_Lite_Manual_Rev_3.0.pdf)

2. Корсунов Н.И. и Михелева М.В. Нейронная сеть для кластеризации звуковых сигналов по степени их тональности. - «Вопросы радиоэлектроники», сер. ЭВТ, 2010, вып. 1, с. 127-134.

*Статья поступила 12 10 2010*